

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-266842

(43)Date of publication of application : 19.11.1987

(51)Int.Cl.

H01L 21/60

(21)Application number : 61-109693 (71)Applicant : OKI ELECTRIC IND CO LTD

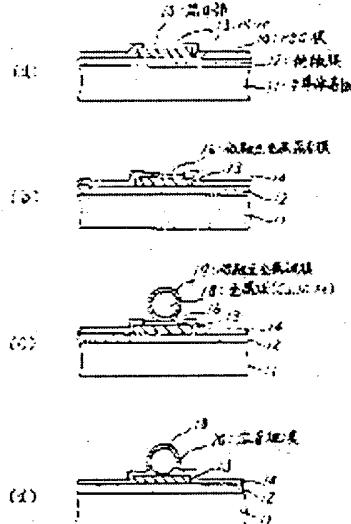
(22)Date of filing : 15.05.1986 (72)Inventor : NANBU MASATAKE
OKUAKI YUTAKA

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To decrease the number of processes and to reduce the cost, in forming a bump on a semiconductor chip, by providing a core member, whose outer surface is treated with solder, Su and Au so that the diameter of the member is larger than the thickness of an insulative film on a pad, which is exposed from an opening part in an aluminum electrode pad in the semiconductor chip.

CONSTITUTION: On a semiconductor substrate (wafer) 11, a pad 13 is formed through an SiO₂ insulating film 12. A PSG film 14 is formed as a surface protecting insulating film on the entire surface. The PSG film 14 corresponding to a part of the pad 13 is selectively etched away, and an opening part 15 is formed. Then, low-melting-point metal, e.g., solder, Au, Sn, In or alloy of In, is evaporated on the entire surface, and a low-melting-point-metal evaporated film 16 is formed. Then, a metal ball 18 (Cu, Ni, Fe), on the outer surface of which a film 19 made of solder, Sn and Au is formed, is set on the pad 13. The semiconductor substrate 11 is heated. The film 19 made of the solder, Su, and Au, which is formed on the metal ball 18, is welded to the pad 13 on the semiconductor substrate 11 with ultrasonic wave and the like being applied. Then, the metal ball 18 is fixed to the pad 13 by a welded film 20, and an electrode 20 is formed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭62-266842

⑫ Int.Cl. 4

H 01 L 21/60

識別記号

府内整理番号

6918-5F

⑬ 公開 昭和62年(1987)11月19日

審査請求 未請求 発明の数 2 (全5頁)

⑭ 発明の名称 半導体装置及びその製造方法

⑮ 特願 昭61-109693

⑯ 出願 昭61(1986)5月15日

⑰ 発明者 南部 正剛 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

⑱ 発明者 奥秋裕 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

⑲ 出願人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号

⑳ 代理人 弁理士 清水守

明細書

特許請求の範囲第1項記載の半導体装置。

(S) 前記低融点金属蒸着膜は、錫、半田、インジウム又はインジウム合金であることを特徴とする特許請求の範囲第1項記載の半導体装置。

(G) 半導体基板上に絶縁膜を介してバット部を形成する工程と、該バット部を含む基板上に該バット部の一部に対応する部分に開口部を有する表面保護絶縁膜を形成する工程と、該表面保護絶縁膜の開口部のバット上に低融点金属蒸着膜を形成する工程と、該開口部に前記表面保護絶縁膜の厚みより大きい外周に低融点金属被膜が形成された芯部材からなる電極を設ける工程とを有することを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、半導体装置及びその製造方法に係り、特に、TAB (Tape Automated Bonding) 法やフリップチップ方式に用いられるチップの電極を容易に形成することができる半導体装置及びその製造方法に関する。

1. 発明の名称

半導体装置及びその製造方法

2. 特許請求の範囲

(1) 半導体基板と、該半導体基板上に絶縁膜を介して設けられたバット部と、該バット部を含む絶縁膜上に設けられた該バット部の一部に対応する部分に開口部を有する表面保護絶縁膜と、該表面保護絶縁膜の開口部から露出するバット部上に低融点金属蒸着膜を形成し該バット部上に外周に低融点金属被膜が形成された芯部材からなる電極を設けるようにしたことを特徴とする半導体装置。

(2) 前記芯部材は錫、ニッケル又は鉄であることを特徴とする特許請求の範囲第1項記載の半導体装置。

(3) 前記芯部材はセラミック又は合成樹脂から成ることを特徴とする特許請求の範囲第1項記載の半導体装置。

(4) 上記芯部材は球状であることを特徴とする

特開昭62-266842(2)

(従来の技術)

一般的に半導体チップをパッケージに実装するにはチップの電極部から外部リード端子への接続が必要である。ところで、かかる接続手段としては、例えば、電極構造が簡単で接続に自由度があり、自動化されたポンディングワイヤ法が用いられている。ところが、製品の集積度が向上し、かつ、高機能化するに伴い、当然チップの大型化、使用ピン数が増大すると共に、パッケージの薄形化が要求されてきている。このような技術的背景から、近年、TAB方式やフリップチップ方式でパンプ構造の電極を有した半導体チップが普及するようになってきている。

第3図はこの種の半導体装置の断面図である。

以下、この種の半導体装置を第3図に基づいて詳細に説明する。

図中、1は半導体基板であり、この基板1上にアルミ電極バット2がSiO₂などの絶縁膜3を介して設けられている。前記バット2を含む絶縁膜3上にはバット2の一部に対応する部分に開口部4

を有したパッシベーション膜5が設けられている。

前記開口部4にはAuから成るパンプ6がこのパンプ6を形成するためのAlカレントフィルム上にパンプ6とカレントフィルムとの拡散防止金属であるチタン、白金、クロム銅などで構成された蒸着膜7を介して設けられている。

(発明が解決しようとする問題点)

しかしながら、従来技術によれば、パンプ6をパッシベーション膜5の開口部4に形成する前に、蒸着膜7を形成しなければならないため工程数が多くなり、経済的に不利であり、また、パンプを電解メッキにより形成するので、時間を要すると共に、工数的にも不利であった。

また、パンプ6がパッシベーション膜5の開口部4から露出するバット2のみならず、その周囲のパッシベーション膜5にも固定されているため、開口部4付近のパッシベーション膜5に応力が加わって歪みが生じる。その結果、この歪みに起因してクラックがパッシベーション膜5の上端面からバット2の側壁、絶縁膜3を介して基板1に達

するように生じ、基板1とパンプ6間に電気的にリードが生じるという問題もあった。

本発明は、上記問題点を除去し、電極の構成が容易で、工数を低減でき、しかも信頼性の高い半導体装置及びその製造方法を提供することを目的とする。

(問題点を解決するための手段)

本発明は、上記問題点を解決するために、半導体基板と、該半導体基板上に絶縁膜を介して設けられたバット部と、該バット部を含む絶縁膜上に設けられた該バット部の一部に対応する部分に開口部を有する表面保護絶縁膜と、該表面保護絶縁膜開口部から露出するバット部上に低融点金属蒸着膜を形成し該バット部上に外周に低融点金属被膜が形成された芯部材から成る電極を形成するようにしたものである。

また、半導体基板上に絶縁膜を介してバット部を形成する工程と、該バット部を含む基板上に該バット部の一部に対応する部分に開口部を有する表面保護絶縁膜を形成する工程と、該表面保護絶

膜の開口部のバット上に低融点金属蒸着膜を形成する工程と、該開口部に前記表面保護絶縁膜の厚みより大きい外周に低融点金属被膜が形成された芯部材からなる電極を設ける工程とを施すようにしたものである。

(作用)

本発明によれば、半導体チップのパンプを形成するに際し、半導体チップのアルミ電極バットの開口部から露出バット上に絶縁膜の厚みより大きい径を有した半田、錫、金で外周を表面処理した芯部材、例えば、金球、セラミック球、合成樹脂球を有する電極を設ける。また、第2に、従来のように、バットとパンプ間にカレントフィルム、または、拡散防止金属としてのチタン、白金、クロム、銅などの蒸着膜を介在させることなく、外周を金属表面処理した金属球、セラミック球又は合成樹脂球をバット上へ溶着して電極を形成することにより、工程数を少なくして、コスト低減を図るようにしたものである。

(実施例)

特開昭62-266842(3)

以下、本発明の実施例について図面を参照しながら詳細に説明する。

第1図は本発明に係る半導体装置の断面図であり、図中、11は半導体基板、12は絶縁膜、13はバット、14はPSG膜、17は芯部材であり、この芯部材17はCu、Ni、Feなどの金属球、セラミック球や合成樹脂球などからなる。この芯部材は外周には低融点金属被膜が設けられ、バット13上に載置されて溶着され、電極が形成される。

第2図は本発明の一実施例を示す半導体装置の製造工程断面図である。

以下、本発明に係る半導体装置の製造方法について、第2図に基づいて詳細に説明する。

(1) まず、第2図(a)に示されるように、半導体基板(ウエハ)11上にSiO₂などの絶縁膜12を介してバット13を形成した後、全面に表面保護絶縁膜としてのPSG(Phospho-Silicate Glass)膜14を形成し、前記バット13の一部に対応するPSG膜14を選択的にエッチング除去し、開口部15を形成する。

に分割し、半導体装置を製造する。

本発明に係る半導体チップは第2図に示されるように、半導体基板11上に絶縁膜12を介してバット13を設け、このバット13にPSG膜14の各々の開口部を介して金属球18を溶着した構造となっている。この金属球は半田又はSnの融点以上の金属であればよく、例えば、Auを除くCu、Ni、Feなどが良好である。

他の実施例として、前記した金属球17に代えて、セラミック球や合成樹脂球を用いることができる。

なお、合成樹脂球としては、例えば、PAB1(商品名キネル、三井石油化学)、PAI(商品名トーロル、三菱化成工業)、PESF(商品名VICTREX、住友化学工業)を用いることができる。また、それぞれの球の表面に形成する被膜は無電解メッキ等で形成することができる。

更に、本発明の方法によれば、従来のように、バットとバンプ間にカレントフィルム等の蒸着膜及び拡散防止金属膜などを介在させることなく、PSG膜14を形成後、バット13に直接低融点金属膜

(2) 次に、第2図(b)に示されるように、低融点金属、例えば、半田、Au、Sn、In又はIn等の合金を全面に蒸着し、前記開口部15に対応する形状に選択的にエッチング除去し、低融点金属蒸着膜16を形成する。

(3) 次いで、第2図(c)に示されるように、直径100～150μmの、例えば、外周に半田、Sn、Au皮膜19を形成した金属球18をバット13上にセットする。この場合は、ワイヤボンドのワイヤ接続工程で用いられる位置合わせ技術を採用することができる。

(4) 次に、第2図(d)に示されるように、半導体基板11を約200～300℃程度に加熱し、かかる金属球18に形成した半田、Sn、Au皮膜19を半導体基板11上のバット13へ超音波等をかけながら溶着する。すると、金属球18は溶着被膜20によってバット13上へ固定され、電極が形成される。

なお、その他のバット部についても前記同様の方法にて超音波等をかけながら、溶着処理を行う。

その後、ダイミング工程等を経て半導体チップ

16を形成し、その上に直接、半田、Sn、Au被膜を形成した後、各種球(100～150μm)を溶着したので従来のものに比べて、工程数、工数を削減し、経済的に有利な半導体装置を提供することができる。当然、従来のAuバンプからCu、Ni、Fe、セラミック、合成樹脂などの各種球に変更したのでコスト的にも有利である。

なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能であり、これらを本発明の範囲から排除するものではない。

(発明の効果)

以上、詳細に説明したように、本発明によれば、半導体チップのバンプを形成するに際し、半導体チップのアルミ電極バットの開口部から露出バット上に絶縁膜の厚みより大きい径を有した半田、Sn、Auで外周を表面処理した芯部材、例えば、Cu、Ni、Feなどの金属球、セラミック球、合成樹脂球を有する接続体を設けるようにしたので、工程数を減少して、コスト低減をはかることができる。

また、拡散防止金属膜等のエッチング工数が削減でき、安価であり、しかもアルミバットが低融点金属が完全に覆われているのでアルミが腐食することもない。

このように、信頼性の高いバンプ電極を有する半導体装置及びその製造方法を提供できるものである。

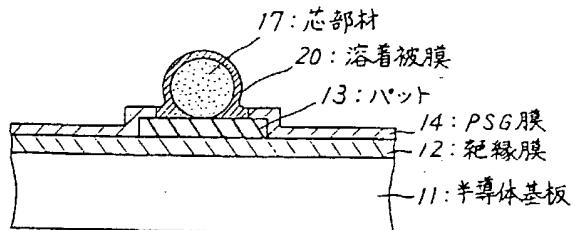
4. 図面の簡単な説明

第1図は本発明に係る半導体装置の断面図、第2図は本発明の一実施例を示す半導体装置の製造工程断面図、第3図は従来の半導体装置の断面図である。

11…半導体基板、12…絶縁膜、13…バット、14…PSG膜、15…開口部、16…低融点金属蒸着膜、17…芯部材、18…金属球(Cu, Ni, Fe)、19…低融点金属被膜、20…溶着被膜。

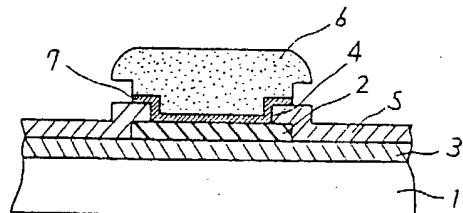
特許出願人 沖電気工業株式会社

代理人 弁理士 清水守



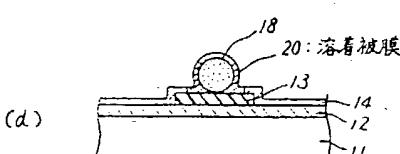
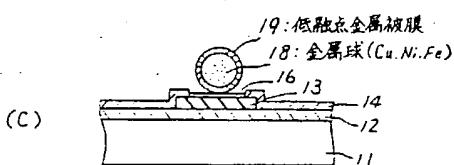
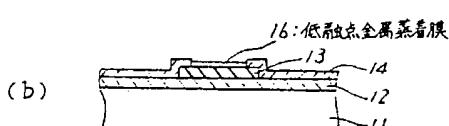
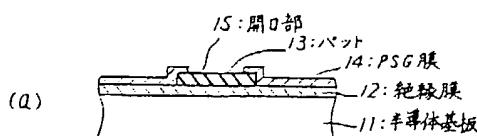
本発明に係る半導体装置の断面図

第1図



従来の半導体装置の断面図

第3図



本発明に係る半導体装置の製造工程図

第2図

手続補正書(自発)

昭和62年7月28日

特許庁長官 小川邦夫殿

1. 事件の表示

昭和61年特許願第109693号

2. 発明の名称

半導体装置及びその製造方法

3. 補正をする者

事件との関係 特許出願人

住所(〒105) 東京都港区虎ノ門1丁目7番12号

名称 (029) 沖電気工業株式会社

代表者 橋本南海男

4. 代理人

住所(〒101) 東京都千代田区外神田3-4-10
神田寺ビル

氏名(8963) 弁理士 清水



5. 補正の対象

明細書の「発明の詳細な説明の欄」

6. 補正の内容

別紙の通り

特開昭62-266842(5)

- (1) 明細書の第3頁第20行目に記載の「ダイミング工程」を「ダイシング工程」と補正する。
- (2) 明細書の第11頁第2行目乃至同頁第3行目に記載の「低融点金属が」を「低融点金属で」と補正する。